

RTU studiju kurss "Signālu apstrāde heterogēnās sistēmās ar rekonfigurējamiem loģiskiem masīviem"

33000 Datorzinātnes, informācijas tehnoloģijas un enerģētikas fakultāte

Vispārējā informācija

Kods	DE0228
Nosaukums	Signālu apstrāde heterogēnās sistēmās ar rekonfigurējamiem loģiskiem masīviem
Studiju kursa statuss programmā	Obligātais/Ierobežotās izvēles
Atbildīgais mācītbspēks	Māris Tērauds - Doktors, Asociētais profesors
Mācītbspēks	Rihards Novickis - Doktors, Lektors
Apjoms daļās un kredītpunktos	1 daļa, 5.0 kredītpunkti
Studiju kursa īstenošanas valodas	LV, EN
Anotācija	Šis ir studiju kurss par heterogēnām sistēmām (HS), kas utilizē sevī vairākus atšķirīga tipa datu apstrādes mezglus, konkrēti –procesoru (HPS) un rekonfigurējamās loģikas masīvu (FPGA). Vienkristālsihēmās (angliski – System on a Chip, SoC) HPS un FPGA ir integrēti vienā kristālā, savienoti ar vairākiem tiltiem, kas ļauj tiem ātri apmainīties ar lieliem datu apjomiem. Kursā tiek apskatīts kā katru HS resursu izmantot tam vairāk paredzētai uzdevuma daļas risināšanai, paaugstinot datu/signāla apstrādes efektivitāti. Šī kursa ietvaros tiek apskatīti divi signālu apstrādes pamat-modeļi un tiek izskatītas visas nepieciešamas koncepcijas šādu signāl-apstrādes modeļu praktiskai realizācijai HS: HS arhitektūra, aparatūras apakstsošās valodas (HDL) pielietošanas paņēmieni signālu apstrādes realizācijai HS FPGA daļā, datu apmaiņas veidi starp HPS un FPGA, un īsi arī par operētājsistēmas rīkiem šīs apmaiņas veikšanai.
Mērķis un uzdevumi, izteikti kompetencēs un prasmēs	Kursa mērķis ir iepazīstināt ar heterogēno sistēmu (HS) ar rekonfigurējamiem loģiskiem masīviem (FPGA) uzbūvi un darbības principiem, kā arī par datu apmaiņas modeļiem starp procesoru (HPS) un FPGA, un to pielietošanu datu/signālu apstrādē. Kursa uzdevumi ir: iepazīstināt ar HS komponentu darbības īpatnībām, priekšrocībām un trūkumiem dažādu datu apstrādes uzdevumu realizācijai; iemācīt signālu apstrādes uzdevumus sadalīt efektīvai risināšanai HS; attīstīt praktiskās iemaņas (tajā skaitā ar HDL, C/C++, Linux, izstrādes vidēm un rīkiem) problēmas risināšanai ar HS.
Patstāvīgais darbs, tā organizācija un uzdevumi	1. Lekcijas vielas atkārtošana. Mērķis: veicināt lekciju vielas regulāru apguvi. 2. Piedāvāto treniņu uzdevumu regulāra izpilde. Mērķis: veicināt prasmi patstāvīgi un regulāri risināt problēmas, strādāt ar literatūru. 3. Individuālām projektam / eksāmenam: uzdevuma, kas ir adekvātā sarežģītības līmenī un ir efektīvi risināms HS, izvēle. Mērķis: veicināt studentu izpratni par HS arhitektūras īpatnībām signālu apstrādē; papildus tiek veicināta studentu spēja izvēlēto starp-disciplināro uzdevumu strukturēt un veidot specifikāciju. 4. Darbs pie individuāla projekta. Mērķis: veicināt studentu spēju risināt starp disciplinārās problēmas. 5. Atskaišu rakstīšana, prezentācija un demonstrācija. Mērķis: veicināt studentu spēju prezentēt savu darbu, izskaidrot un pamatot savas izvēles. 6. Patstāvīgais darbs ar kursā minēto literatūru. Mērķis: veicināt studentu spēju patstāvīgi atrast nepieciešamo informāciju.
Literatūra	Obligātā/Obligatory 1. Pong P. Chu. RTL Hardware Design Using VHDL. A Wiley-Interscience publication, 2006. 2. Altera corp. Cyclone V Hard Processing System Technical Reference Manual, 2015. 3. Altera corp. Cyclone V Device Handbook, 2015. 4. Intel corp. Embedded Peripherals IP User Guide. 2021. 5. Bjarne Stroustrup. The C++ Programming Language, 4th Edition. Addison-Wesley, 2013. 6. Robert Love. Linux System Programming, 2nd Edition. O'Reilly Media, 2013. ISBN 978-1-449-33953-1. Papildu/Additional 7. Intel corp. Intel FPGA technical training. https://www.altera.com/support/training/overview.html 8. Xilinx inc. Zynq-7000 All Programmable SoC Technical Reference Manual, 2016. 9. Xilinx inc. Xilinx hands-on FPGA and Embedded SoC design training. https://www.xilinx.com/training.html 10. Microsemi. SmartFusion SoC FPGA Fabric User's Guide. 11. FPGA & SoC Design Training on Microsemi. https://www.microsemi.com/products/fpgasoc/design-support/training 12. Jonathan Corbet et.al. Linux Device Drivers, 3rd Edition. O'Reilly Media, 2005.
Nepieciešamās priekšzināšanas	Signālu teorijas pamati, ciparu signālu apstrāde, datormācība (pamati), ciparu elektronika, rekonfigurējamie loģiskie masīvi (FPGA)

Studiju kursa saturs

Saturs	Pilna un nepilna laika klātienes studijas		Nepilna laika neklātienes studijas	
	Kontakt stundas	Patstāv. darbs	Kontakt stundas	Patstāv. darbs
Ievads par heterogēnām sistēmām (HS). HS ar FPGA – tipiskās sastāvdaļas (HPS un FPGA) un saskarne. Bloksihēmas HS pielietošanas scenārijiem signālu apstrādei.	2	3	0	0
Algoritmu implementācija ar VHDL palīdzību: konveijers, galīgo stāvokļu automāts.	2	3	0	0

Praktiskā nodarbība: FPGA izstrādes paradigmas – konveijers, galīgo stāvokļu automāts; HDL apraksts un laika diagrammas.	4	6	0	0
Signālu apstrāde izmantojot procesora kontrolēto datu apmaiņas modeli. HPS un FPGA kopīgs adresācijas apgabals; datu apmaiņa izmantojot atmiņas kartēšanu. Operētājsistēmas rīki datu apmaiņai.	3	5	0	0
Paralēlā ievade / izvade.	3	5	0	0
Atmiņas kartēšanas datu apmaiņas protokoli.	4	5	0	0
Praktiskā nodarbība: datu nodošana apstrādei ar FPGA resursiem. Atmiņas kartēšanas signālu apstrādes moduļa izveide.	4	5	0	0
Signālu apstrāde izmantojot FPGA kontrolēto datu apmaiņas modeli. Heterogēno sistēmu koplietošanas atmiņas modeļi. Atmiņas hierarhija. Atmiņas tiešpiekļuve.	3	5	0	0
Atmiņas tiešpiekļuves IP kodoli un to izmantošana. Signālu apstrāde izmantojot IP kodolus.	3	5	0	0
Datu straumēšanas protokoli. Specifiskā signālu apstrādes algoritmu realizācija.	4	6	0	0
Praktiskā nodarbība: signālu apstrāde ar FPGA resursiem straumēšanas režīmā.	4	6	0	0
Praktiskais darbs grupās. Sava darba rezultātu prezentācija citiem.	12	18	0	0
Kopā:	48	72	0	0

Sasniedzamie studiju rezultāti un to vērtēšana

Sasniedzamie studiju rezultāti	Rezultātu vērtēšanas metodes
Izprot lekcijās pasniegto teorētisko materiālu.	Izpildīti pārbaudes uzdevumi.
Spēj pielietot lekcijās pasniegto materiālu praksē.	Izstrādāti un aizstāvēti laboratorijas darbi.
Spēj izvēlēties un sadalīt uzdevumu realizācijai HS.	Eksāmena / individuālā uzdevuma tēmas apstiprināšana.
Spēj izvēlēto uzdevumu atrisināt HS.	Atrisināts eksāmena/individuālais uzdevums (izstrādāta strādājoša uz HS balstīta datu apstrādes sistēma).
Spēj pasniegt savas idejas citiem.	Uzrakstītas un aizstāvētas visu pārbaudījumu atskaites, individuālais uzdevuma atrisinājums ir noprezentēts un nodemonstrēts citiem kursa dalībniekiem.
Spēj veikt patstāvīgus pētījumus, pārsniedzot priekšmeta programmas prasības.	Atrisināts paaugstinātās sarežģītības uzdevums.

Studiju rezultātu vērtēšanas kritēriji

Kritērijs	% no kopējā vērtējuma
Pārbaudes uzdevumi un to aizstāvēšana (obligāti)	20
Laboratorijas darbi un to aizstāvēšana (obligāti)	30
Eksāmens/individuālais uzdevums un tā aizstāvēšana (obligāti)	40
Paaugstinātās sarežģītības uzdevums un tā aizstāvēšana	10
Kopā:	100

Studiju kursa plānojums

Daļa	KP	Stundas			Pārbaudījumi		
		Lekcijas	Prakt d.	Laborat	Ieskaite	Eksām.	Darbs
1.	5.0	24.0	24.0	0.0		*	