

RTU studiju kurss "Iegulto sistēmu arhitektūra"

33000 Datorzinātnes, informācijas tehnoloģijas un enerģētikas fakultāte

Vispārējā informācija

Kods	REA701
Nosaukums	Iegulto sistēmu arhitektūra
Studiju kursa statuss programmā	Obligātais/Ierobežotās izvēles; Brīvās izvēles
Atbildīgais mācībspēks	Dmitrijs Pikuļins - Doktors, Profesors
Mācībspēks	Andris Igaunis - Docents (praktiskais)
Apjoms daļās un kredītpunktos	1 daļa, 3.0 kredītpunkti, 4.5 EKPS kredītpunkti
Studiju kursa īstenošanas valodas	LV, EN
Anotācija	Studenti apgūst mikroprocesoru un mikrokontroleru uzbūvi un darbības mehānismus no lauktranzistoriem līdz instrukciju izpildei. Priekšmeta gaitā studentiem ir iespēja izstrādāt un iedarbināt savu mikroprocesoru simulāciju vidē, kā arī iepazīties ar tirgū pieejamiem mikrokontroleriem un tos iekļaut elektriskajās shēmās.
Mērķis un uzdevumi, izteikti kompetencēs un prasmēs	Kursa mērķis ir apgūt skaitļošanas ierīču uzbūvi, iegūt izpratni par skaitļošanas iekārtu darbību un to programmēšanu no elektronikas skatupunkta. Sagatavot studentus darbam ar mikrokontroleriem, sniegt dziļu izpratni par to iespējām un ierobežojumiem. Iegūtās zināšanas būs noderīgas arī, mācoties FPGA programmēšanu.
Patstāvīgais darbs, tā organizācija un uzdevumi	Studentiem patstāvīgi jāstrādā ar literatūras avotiem, patstāvīgi jāpagatavo un jāizpilda individuālie laboratorijas darbu uzdevumi.
Literatūra	Arnold K. Embedded Controller Hardware Design. LLH Technology Publishing, 2001 Murdocca M., Heuring V. Principles of computer architecture. Prentice Hall, 1999 Noergaard T. Embedded Systems Architecture, Second Edition: A Comprehensive Guide for Engineers and Programmers. Elsevier, 2012.
Nepieciešamās priekšzināšanas	MOSFET darbības principi

Studiju kursa saturs

Saturs	Pilna un nepilna laika klātienes studijas		Nepilna laika neklātienes studijas	
	Kontakt stundas	Patstāv. darbs	Kontakt stundas	Patstāv. darbs
Ievads. Mikrokontroleru attīstības tendences un pielietojumi. MOSFET uzbūve. NOT, NAND un NOR slēgums. Signāla izplatīšanās ātrums un aizture.	1	0	0	0
PN: Loģiskie slēgumi ar vairāk kā diviem ieejas signāliem. Dažādu loģisko darbību realizācija ar MOSFET slēgumiem.	2	0	0	0
Binārie skaitļi un darbības ar tiem.	1	0	0	0
PN: Aritmētisko darbību realizēšana ar loģiskajiem elementiem. Rezultāta stabilizācijas laiks. Izmantoto tranzistoru skaits. Darbību mērogošana. Loģisko shēmu simulācijas programma Logisim.	2	0	0	0
Negatīvie binārie skaitļi. Skaitļa papildkods. Aritmētiskās darbības ar skaitļiem papildkodā. Pārildes karodziņš.	1	0	0	0
PN: Skaitļa papildkoda iegūšana ar loģiskajiem elementiem. Negatīvu skaitļu saskaitīšanas realizācija un pārildes konstatēšana ar loģiskajiem elementiem. Darbības izpildes laiks.	2	0	0	0
Bināro skaitļu reizināšanas algoritmi. Rezultāta garums. Negatīvu un pozitīvu bināro skaitļu reizināšana, zīmes noteikšana.	1	0	0	0
PN: Reizinātāja izveide no loģiskajiem elementiem. Darbības izpildes laiks.	2	0	0	0
Citas binārās darbības. Multiplexors. Procesora kodols – aritmētiskais/loģiskais bloks. Darbību karodziņi.	1	0	0	0
PN: Skaitļu loģiskās darbības AND, OR, NOT, XOR, LSL, LSR, ASR, ROL, ROR, un to realizācija ar MOSFET. Darbību izpildes laiks.	2	0	0	0
CPU reģistri un to pieslēgšana aritmētiskā/loģiskā bloka ieejām un izejai. Instrukciju dešifrators. Instrukciju kopa.	1	0	0	0
PN: Procesora reģistru izveide. Aritmētiskā/loģiskā bloka izveide. Instrukciju dešifratora izveide.	2	0	0	0
Datoru un mikrokontroleru atmiņas veidi. FLASH, SRAM, EEPROM, u.c. Atmiņas adresācija, vārda platums. Fon Neimana un Harvardas arhitektūra.	1	0	0	0
PN: SRAM atmiņas izveide no loģiskajiem elementiem. Programmas skaitītāja pieslēgšana atmiņai.	2	0	0	0
Procesora taktēšana. Programmas instrukciju secīga izpilde. Programmas skaitītāja vērtības maiņa atkarībā no karodziņiem.	1	0	0	0
PN: Taktēšanas signāla ceļš procesorā. Izveidotā procesora programmēšana un vienkāršas programmas izpilde.	2	0	0	0
Asamblers un tā tiešā saistība ar mašīnkodu. Translators. Asamblera koda pieraksts. Operandi un operatori.	1	0	0	0

PN: Iepazīšanās ar reāla procesora instrukciju kopu. Vienkāršas programmas uzrakstīšana asamblerā, translēšana un iegūtā binārā koda salīdzināšana ar asamblera kodu.	2	0	0	0
Steks un tā nepieciešamība. Steka pārpilde.	1	0	0	0
PN: Programmas strukturēšana funkcijās. Funkciju parametru nodošana un vērtības atgriešana. Vienkāršas funkcijas izveide un vairākkārtīga izsaukšana programmā.	2	0	0	0
Perifērijas. Procesora piesaiste ārējiem blokiem un to vadība. GPIO.	1	0	0	0
PN: Mikrokontrolera elektrisko izvadu uzbūve, darbības režīmi un vadība no programmas.	2	0	0	0
Pārtraukumi un to izpildes mehānisms procesorā. Izpildes ātrums. Pārtraukumu avoti.	1	0	0	0
PN: Mikrokontrolera kods ar pārtraukuma funkciju. Pārtraukuma funkcijas pointeris.	2	0	0	0
Taimeris mikrokontrolerī. Uzbūve, darbības režīmi, enerģijas patēriņš. Taktēšanas signāla ceļš uz perifērijām.	1	0	0	0
PN: Impulsa platumā modulācija un laika mērīšana.	2	0	0	0
Enerģijas taupības režīmi mikrokontrolleros	2	0	0	0
Moderno arhitektūru pārskats un salīdzinājums (ARM Cortex, x86, 8051, Intel 64).	1	0	0	0
PN: Patstāvīgais projekts.	6	0	0	0
Kopā:	48	0	0	0

Sasniedzamie studiju rezultāti un to vērtēšana

Sasniedzamie studiju rezultāti	Rezultātu vērtēšanas metodes
Izprot mūsdienu procesoru uzbūvi un darbību.	Sekmīgi nokārtoti teorijas kontroldarbi.
Spēj patstāvīgi izveidot skaitļošanas ierīci no loģiskajiem elementiem.	Sekmīgi izpildīti un aizstāvēti laboratorijas darbi.
Izprot programmas izpildi procesorā.	Sekmīgi izpildīti laboratorijas darbi.
Spēj izstrādāt iekārtu ar mikrokontrolleri un saprogrammēt to.	Sekmīgi izstrādāts un aizstāvēts projekts.

Studiju kursa plānojums

Daļa	KP	Stundas			Pārbaudījumi			Brīvās izvēles pārbaudījumi		
		Lekcijas	Prakt d.	Laborat	Ieskaite	Eksām.	Darbs	Ieskaite	Eksām.	Darbs
1.	3.0	1.0	2.0	0.0			*			*