

RTU studiju kurss "Ciparu sistēmu realizācija un pielietojums"

33000 Datorzinātnes, informācijas tehnoloģijas un enerģētikas fakultāte

Vispārējā informācija

Kods	REA705
Nosaukums	Ciparu sistēmu realizācija un pielietojums
Studiju kursa statuss programmā	Obligātais/Ierobežotās izvēles
Atbildīgais mācītbspēks	Dmitrijs Pikulins - Doktors, Profesors
Mācītbspēks	Sergejs Tjukovs - Docents (praktiskais)
Apjoms daļās un kredītpunktos	1 daļa, 4.5 kredītpunkti
Studiju kursa īstenošanas valodas	LV, EN
Anotācija	Studiju kursa ietvaros ir paredzēts apgūt praksē izmantojamo TTL un CMOS ciparu mikroshēmu, ADC, DAC, pusvadītāju atmiņas uzbūves principus un galvenos parametrus. Liela daļa no kursa laika ir atvēlēta programmējamo loģisko iekārtu apraksta valodas VHDL apguvei. Quartus Prime izstrādes vidē ir paredzēts veikt dažādu ciparu shēmu aprakstu VHDL valodā, pārbaudīt to darbības pareizību, izmantojot modelēšanas rīkus. Studiju darba uzdevuma realizāciju ir paredzēts pārbaudīt praktiski uz izstrādes plates.
Mērķis un uzdevumi, izteikti kompetencēs un prasmēs	Pēc studiju kursa materiālu apguves students būs spējīgs izvēlēties pielietojumam atbilstošas ciparu mikroshēmas, balstoties uz ražotāju datu lapās sniegto informāciju. Spēs aprakstīt VHDL valodā uzdevuma izpildīšanai nepieciešamo loģisko shēmu un veikt tas pārbaudi ar datormodelēšanas palīdzību. Iemācīsies strādāt ar Quartus Prime izstrādes vidi.
Patstāvīgais darbs, tā organizācija un uzdevumi	Studiju darba uzdevuma pildīšanas gaitā būs nepieciešams veikt literatūras avotu studēšanu, ražotāju datu lapu izpēti, VHDL koda izstrādi, rezultātu pārbaudi un atskaites noformēšanu.
Literatūra	1) Floyd Thomas L. Digital Fundamentals, 11th Ed., PEARSON EDUCATION, 2016, 953 p. 2) Tocci R. J., Widmer N. S., Moss G.L. Digital systems: principles and applications, 12th Ed., PEARSON EDUCATION, 2016, 1024 p. 3) Kleitz W. Digital electronics: a practical approach with VHDL, 9th ed., Pearson, 2011, 972 p.
Nepieciešamās priekšzināšanas	Programmēšanas un ciparu elektronikas pamati. Oma un Kirhofa likumi.

Studiju kursa saturs

Saturs	Pilna un nepilna laika klātienes studijas		Nepilna laika neklātienes studijas	
	Kontakt stundas	Patstāv. darbs	Kontakt stundas	Patstāv. darbs
1. Lekc. Ciparu elektronikas pamatu atkārtojums. TTL, CMOS loģisko mikroshēmu kopas.	4	0	0	0
2. Lekc. Ciparu-analogie un analogie-ciparu pārveidotāji (ADC, DAC).	4	0	0	0
3. Lekc. Pusvadītāju atmiņa.	4	0	0	0
4. Lekc. Programmējamās loģiskas iekārtas (PLD): SPLD, CPLD, FPGA, ASIC. Ievads VHDL.	4	0	0	0
1. Lab. d. TTL, CMOS mikroshēmu parametru izpēte. Praktisko shēmu projektēšanas vadlīnijas.	4	0	0	0
2. Lab. d. ADC, DAC mikroshēmu parametru izpēte. Praktiskā realizācija.	4	0	0	0
3. Lab. d. Ievads Quartus Prime izstrādes vidē. Programmas funkciju izpēte.	4	0	0	0
4. Lab. d. Trigeru un reģistru realizācija VHDL valodā.	4	0	0	0
5. Lab. d. Skaitītāju realizācija VHDL valodā.	4	0	0	0
6. Lab. d. Taimeru un reāllaika pulksteņa realizācija VHDL valodā.	4	0	0	0
7. Lab. d. Saskaitīšanas, atņemšanas un reizināšanas shēmu realizācija VHDL valodā.	4	0	0	0
8. Lab. d. Atmiņas pielietojums datu apstrādes sistēmās.	4	0	0	0
Kopā:	48	0	0	0

Sasniedzamie studiju rezultāti un to vērtēšana

Sasniedzamie studiju rezultāti	Rezultātu vērtēšanas metodes
Pārzina TTL, CMOS mikroshēmu parametrus, spēj tās pielietot praksē.	Laboratorijas darbu izpilde un aizstāvēšana. Tests.
Pārzina ADC, DAC, atmiņas veidus, to uzbūvi un parametrus. Spēj izvēlēties pielietojumam atbilstošo mikroshēmu.	Laboratorijas darbu izpilde un aizstāvēšana. Testi.
Spēj aprakstīt ciparu elektronikas shēmas VHDL valodā, veikt to datormodelēšanu.	Laboratorijas darbu izpilde un aizstāvēšana.
Spēj izveidot VHDL valodā aprakstāmas ciparu shēmas konkrētā uzdevuma risināšanai.	Studiju darbs un tā aizstāvēšana.

Studiju kursa plānojums

Daļa	KP	Stundas			Pārbaudījumi		
		Lekcijas	Prakt d.	Laborat	Ieskaite	Eksām.	Darbs
1.	4.5	1.0	0.0	2.0			*